

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representation of
The original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Patent Abstracts of Japan

PUBLICATION NUMBER : 04091628

PUBLICATION DATE : 25-03-92

APPLICATION DATE : 03-08-90

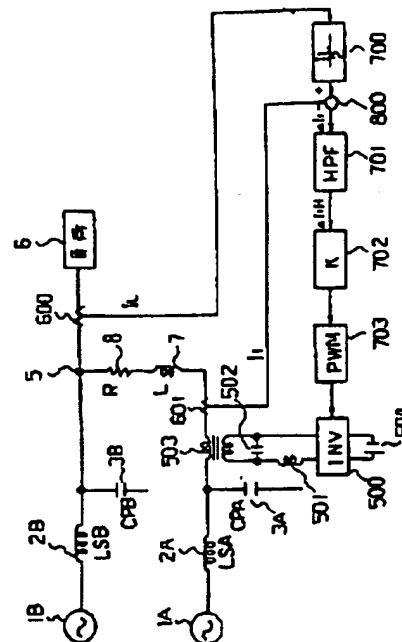
APPLICATION NUMBER : 02205087

APPLICANT : MITSUBISHI ELECTRIC CORP;

INVENTOR : TONO SHIGENORI;

INT.CL. : H02J 3/28 H02M 7/48

TITLE : INVERTER UNIT



ABSTRACT : PURPOSE: To realize stable parallel operation of inverters having different main circuitry or parallel operation of an inverter and a commercial power supply having distorted voltage waveform without causing resonance by providing means for generating a voltage corresponding to a higher harmonic quadrature current flowing between the inverters.

CONSTITUTION: A subtractor 800 subtracts an output current from a load current to be born by an inverter 1A and the difference is fed through a high-pass filter 701 thus producing a higher harmonic quadrature current flowing between the inverters 1A, 1B. A signal is fed through a PWM circuit 703 to an inverter 500 which then produces a voltage corresponding to the current and the voltage is fed between the inverters 1A, 1B. Consequently, the voltage generated from a transformer 503 functions with a resistance K for the higher harmonic quadrature current whereas with zero resistance for the basic wave. Since the system functions as a brake circuit in high frequency region, stable parallel operation can be realized without causing resonance even if the inverters 1A, 1B have different circuitry.

COPYRIGHT: (C)1992,JPO&Japio

⑫ 公開特許公報(A) 平4-91628

⑤ Int.Cl.⁵H 02 J 3/28
H 02 M 7/48

識別記号

N 8729-5G
D 8730-5H

庁内整理番号

⑬ 公開 平成4年(1992)3月25日

審査請求 未請求 請求項の数 2 (全6頁)

⑭ 発明の名称 インバータ装置

⑯ 特 願 平2-205087

⑰ 出 願 平2(1990)8月3日

⑱ 発 明 者 山 本 融 真 兵庫県神戸市兵庫区和田崎町1丁目1番2号 三菱電機株式会社神戸製作所内

⑲ 発 明 者 東 野 重 紀 兵庫県神戸市兵庫区和田崎町1丁目1番2号 三菱電機株式会社神戸製作所内

⑳ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

㉑ 代 理 人 弁理士 曾我 道照 外5名

明 細 書

1. 発明の名称

インバータ装置

2. 特許請求の範囲

(1) 複数のインバータが共通の負荷母線に対し並列運転し、負荷電力を分担して供給する変換器システムにおいて、

上記インバータ間に流れる高調波横流電流を検出し、この電流に応じた電圧を発生させる電圧発生手段を設け、

この電圧発生手段で発生した電圧を上記並列運転インバータ間に供給するようにしたことを特徴とするインバータ装置。

(2) 出力に並列にコンデンサを設けたインバータが共通の負荷母線に対し複数台並列運転し、負荷電力を分担して供給する変換器システムにおいて、

上記インバータ間に流れる高調波横流電流を検出し、この電流に応じた電圧を発生させる電圧発生手段を設け、

この電圧発生手段で発生した電圧を上記並列運転インバータに設けられたコンデンサに供給するようにしたことを特徴とするインバータ装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明はインバータ装置、特に、複数台のインバータの並列運転、或は複数台のインバータと商用電源の並列運転を安定に行うように補助するインバータ装置に関するものである。

〔従来の技術〕

従来、インバータを他のインバータ、或は商用電源と並列運転する場合、有効電力と無効電力に着目してインバータの出力電圧を制御することにより、インバータ間の横流、或はインバータと交流電源間の横流を抑制し、負荷の分担を行っていた。

第3図は例えば、文献「Conference Record of the 1988 IEEE Industry Applications Society Annual Meeting Part 1」p. 544に示された従来のインバータ装置のブロック図である。

図において、(1) はインバータ、(2)、(3) は交流出力フィルタを構成するリアクトルとコンデンサであり、これ等リアクトル(2)、コンデンサ(3) は夫々インダクタンス L 、静電容量 C を有する。(4) はインバータ(1) に接続された直流電源、(5) は負荷(6) の接続された負荷母線である。(100) は負荷電流 I_L を検出する電流センサ、(101) はインバータ(1) の出力電流 I_o を検出する電流センサ、(102) はコンデンサ(3) の電圧を検出する電圧センサである。(200) はインバータ(1) が分担すべき負荷電流を求める回路であり、ここでは同容量のインバータが n 台並列運転しているものとし、インバータ(1) が分担すべき負荷電流は I_L/n となる。(201) は分担すべき負荷電流とインバータ(1) の出力電流の差 ΔI を求める回路、(202) は差 ΔI に含まれる無効電流分 ΔQ の制御回路、(203) は差 ΔI に含まれる有効電流分 ΔP の制御回路、(204) は電圧制御回路(VC)、(205) は位相制御回路(PLL)、(206) は発振器(OSC)、(207) はPWM 変調回路、(300) は加

算器、(301) は加減算器である。

次に、動作について説明する。

インバータ(1) は直流電源(4) の電圧を矩形波状の交流電圧に変換し、この交流電圧はリアクトル(2) とコンデンサ(3) により高調波が除去され、正弦波状の電圧が得られる。負荷母線(5) には n 台のインバータが接続され、負荷(6) に給電している。回路(200)、(201)より求めた、インバータ(1) の分担すべき負荷電流と出力電流の差 ΔI が定常的に零になれば、インバータ(1) は安定に並列運転を行っていることになる。差 ΔI は有効分と無効分に分解して、無効分は電圧の振幅を、有効分は位相を操作することにより制御できる。この原理自体は本発明に直接関係ないので説明を省略する。制御回路(202) は、差 ΔI の無効分に応じて電圧指令値補正信号 V_c を出力する比例積分型の制御回路である。その出力 V_c は加減算器(300)において、電圧指令値 V_r に加算され、電圧指令値を操作するようにふるまう。電圧制御回路(204) は、フィードバック電圧 V_f が $V_r + V_c$

と等しくなるように動作する。制御回路(203) は、差 ΔI の有効分に応じて位相補正信号 θ_c を出力する比例積分型の制御回路である。位相制御回路(205) は位相補正信号 θ_c を入力とし、インバータ(1) の出力電圧が負荷母線(5) の電圧より位相補正信号 θ_c だけ進み位相となるような周波数補正信号 f_c を出力する。周波数補正信号 f_c は加算器(301)においてインバータの基本波出力周波数 f_o と加算され、発振器(206)に入力される。発振器(206)の周波数指令と電圧制御回路(204)の電圧振幅指令により、PWM 変調回路(207)はインバータ(1) が指令値に基づいた基本波を含む矩形波状の交流電圧を発生するようパルス幅変調を行う。従って、インバータ(1) の出力電圧は、差 ΔI の無効分が零になるよう振幅を操作されるとともに、差 ΔI の有効分が零になるよう位相も操作されるので、定常的に ΔI は零となり安定に並列運転が行われる。

第4図は上記の並列運転用制御回路を持つインバータを2台並列運転している場合の回路図であ

る。(1A)、(1B)は矩形波状の交流電圧を発生するインバータ、(7)は配線のインダクタンス(その値 L)、(8)は配線の抵抗(その値 R)である。ここで、リアクトル(2A)、(2B)のインダクタンス値 L_{2A} 、 L_{2B} を $0.15\mu H$ 、コンデンサ(3A)、(3B)のキャパシタンス値 C_{3A} 、 C_{3B} を $0.4\mu F$ 、配線のインダクタンス(7)の値 L と抵抗(8)の値 R をそれぞれ $0.01\mu H$ と仮定する。これらの定数は、インバータ(1)がパワートランジスタなどで構成され、1～2kHz程度のスイッチング周波数で動作している場合に用いられる実用的なものである。このとき、コンデンサ(3A)、(3B)と配線のインダクタンス(7)、抵抗(8)によって形成される回路は、共振次数が高く振動的となる。簡単に求めるため、リアクトル(2A)、(2B)を省略した第5図の回路にて、伝達関数を求める。リアクトル(2A)、(2B)のインダクタンス値 L_{2A} 、 L_{2B} は配線のインダクタンス(7)の値 L の1.5倍であるので、コンデンサ間の共振現象を検討するには、第5図で十分である。伝達関数は、(1)式となる。

$$G(s) = \frac{V_o}{V_i} = \frac{1}{1 + R \cdot C_p \cdot S + L \cdot C_p \cdot S^2} \quad (1)$$

また、固有周波数 ω と減衰係数 ξ は次のようになる。

$$\omega = 1 / \sqrt{L \cdot C_p} = 15.8$$

$$\xi = \frac{1}{2} \cdot R \cdot \sqrt{C_p / L} = 0.03$$

(1) 式より、第5図の回路は1.5次付近で振動的であることがわかる。

従って、インバータ(1A)、(1B)の出力電圧に1.5次付近の高調波成分が含まれていた場合は、コンデンサ(3A)、(3B)間に共振電流が流れ、負荷母線(5)の電圧が歪む。また、この共振電流は発散し、インバータ装置の過負荷保護が動作し負荷への給電を停止する。この共振現象を避けるためには、インバータ(1A)、(1B)の出力電圧が、同一の矩形波状電圧を出力し、リアクトル(2A)、(2B)のインダクタンス値 L_{2A} 、 L_{2B} 、コンデンサ(3A)、(3B)のキャパシタンス値 C_{3A} 、 C_{3B} を揃え、1.5次付近の高調波成分が互いに打ち消し合うようにする必要があった。

流電圧、PWM制御方法などが異なるインバータの並列運転、電圧波形が歪んでいる商用電源とインバータの並列運転を共振現象を起こさずに安定に行うことができるインバータ装置を提供することを目的とする。

〔課題を解決するための手段〕

この発明に係るインバータ装置は、複数のインバータが共通の負荷母線に対し並列運転し、負荷電力を分担して供給する変換器システムにおいて、上記インバータ間に流れる高調波横流電流を検出し、この電流に応じた電圧を発生させる電圧発生手段を設け、この電圧発生手段で発生した電圧を上記並列運転インバータ間に供給するようにしたものである。

また、この発明に係るインバータ装置は、出力に並列にコンデンサを設けたインバータが共通の負荷母線に対し複数台並列運転し、負荷電力を分担して供給する変換器システムにおいて、上記インバータ間に流れる高調波横流電流を検出し、この電流に応じた電圧を発生させる電圧発生手段を

この共振に関しては、インバータとインバータの並列運転だけでなく、インバータと商用電源の並列運転時にも、商用電源電圧が歪んでおり、1.5次程度の高調波成分を含む場合は、同様の現象が起こる。

〔発明が解決しようとする課題〕

従来のインバータ装置は以上のように構成されていたので、インバータを他のインバータと並列運転する場合は、フィルタ用コンデンサ間の共振現象を避けるために、同一の矩形波状電圧を出力し、主回路定数を等しくする必要があった。即ち、同種のインバータ装置は並列運転可能であるが、主回路構成、主回路定数、直流電圧、PWM制御方法などが異なるインバータを並列運転することは容易ではなかった。

また、電圧波形が歪んでいる商用電源とインバータの並列運転も、共振現象を起こすという問題があった。

この発明は上記のような問題点を解決するためになされたもので、主回路構成、主回路定数、直

設け、この電圧発生手段で発生した電圧を上記並列運転インバータに設けられたコンデンサに供給するようにしたものである。

〔作用〕

この発明においては、電圧検出手段において並列運転を行っているインバータの高調波横流電流を検出し、これに比例した電圧を瞬時に発生し、この電圧を並列運転インバータ間又は並列運転インバータに設けられたコンデンサに供給するようにする。

〔実施例〕

以下、この発明の一実施例を図について説明する。第1図はこの発明の一実施例を示す回路構成図であって、第1図において第3図～第5図と対応する部分には同一符号を付し、その詳細説明は省略する。インバータ装置に関する主回路構成要素は500番台、制御回路構成要素は600番以降の番号とし区別しており、これ等は電圧検出手段を構成する。第1図において、(500)は並列運転補助用のインバータ、(501)、(502)はインバー

タ(500)に接続され、交流フィルタを構成するリアクトルとコンデンサ、(503)は1次側が上記交流フィルタに接続され、2次側がインバータ(1A)及び(1B)間に挿入された変圧器、(504)はインバータ(500)に接続された直流電源、(800)は負荷電流 I_L を検出する電流センサ、(801)はインバータ(1A)の出力電流 I_1 を検出する電流センサである。(700)はインバータ(1A)が分担すべき負荷電流を求める回路であり、ここでは同容量のインバータが2台並列運転しているものとし、インバータ(1)が分担すべき負荷電流は $I_L/2$ となる。(701)は減算器(800)を介して回路(700)に接続された高域通過フィルタ、(702)は高域通過フィルタ(701)に接続され、ゲイン K を持つ増幅回路、(703)は増幅回路(702)に接続され、そのPWM出力をインバータ(500)に供給するPWM変調回路である。

次に、動作について説明する。

インバータ(1A)が分担すべき負荷電流 $I_L/2$ からインバータ(1A)の出力電流 I_1 を減算器(800)

で減じた信号 ΔI_1 を求め、これを高域通過フィルタ(701)に入力し、信号 ΔI_{1u} を得る。信号 ΔI_{1u} はインバータ(1A)とインバータ(1B)間に流れる高調波横流である。信号 ΔI_{1u} を増幅回路(702)にて K 倍し、信号 $K \cdot \Delta I_{1u}$ をPWM変調回路(703)に与える。PWM変調回路(703)は信号 $K \cdot \Delta I_{1u}$ に基づいてパルス幅変調を行い、そのPWM出力をインバータ(500)に供給する。インバータ(500)は15次程度の電圧を瞬時に発生できるような高周波スイッチング素子で構成され、信号 $K \cdot \Delta I_{1u}$ を瞬時に発生し、リアクトル(501)、コンデンサ(502)から構成される交流フィルタにて、スイッチング周波数の成分のみ除去し、変圧器(503)にて $K \cdot \Delta I_{1u}$ の電圧をインバータ(1A)とインバータ(1B)の間に供給する。

従って、変圧器(503)の発生電圧は、高調波横流には抵抗値 K として、基本波には抵抗値零として動作する。よって、コンデンサ(3A)、(3B)(キャパシタンス値 C_{pA} 、 C_{pB})と配線のインダクタンス(7)(値 L)、抵抗(8)(値 R)によって形成さ

れる回路の伝達関数は高周波領域では(2)式となる。

$$G(s) = \frac{V_o}{V_i} = \frac{1}{1 + (R+K) \cdot C_p \cdot s + L \cdot C_p \cdot s^2} \quad (2)$$

また、固有周波数 ω と減衰係数 ζ は次のようになる。

$$\omega = 1 / \sqrt{L \cdot C_p} = 15.8$$

$$\zeta = \frac{1}{2} \cdot (R+K) \cdot \sqrt{C_p / L}$$

$K = 0.22$ とすると、 $\zeta = 0.7$ となり、高周波領域では制動的な回路となり、インバータ(1A)とインバータ(1B)の主回路構成、主回路定数、直流電圧、PWM制御方法などが異なっても、共振現象を起こさずに安定に並列運動を行うことができる。

第2図はこの発明の他の実施例を示す回路構成図であって、第2図において、第1図と対応する部分には同一符号を付し、その詳細説明は省略する。本実施例では変圧器(503)の2次側を交流出力フィルタ用コンデンサ(3A)に直列に接続する。そして、第1図同様インバータ(500)で発生した信号 $K \cdot \Delta I_{1u}$ をリアクトル(501)、コンデンサ

(502)から構成される交流フィルタにて、スイッチング周波数の成分のみ除去し、変圧器(503)にて $K \cdot \Delta I_{1u}$ の電圧をインバータ(1A)の交流出力フィルタ用コンデンサ(3A)に供給する。

従って、この場合も変圧器(503)の発生電圧は、高調波横流には抵抗値 K として、基本波には抵抗値零として動作する。よって、コンデンサ(3A)、(3B)(キャパシタンス値 C_{pA} 、 C_{pB})と配線のインダクタンス(7)(値 L)、抵抗(8)(値 R)によって形成される回路の伝達関数は高周波領域では(3)式となる。

$$G(s) = \frac{V_o}{V_i} = \frac{1}{1 + (R+K) \cdot C_p \cdot s + L \cdot C_p \cdot s^2} \quad (3)$$

固有周波数 ω と減衰係数 ζ は次のようになる。

$$\omega = 1 / \sqrt{L \cdot C_p} = 15.8$$

$$\zeta = \frac{1}{2} \cdot (R+K) \cdot \sqrt{C_p / L}$$

$K = 0.22$ とすると、 $\zeta = 0.7$ となり、高周波領域では制動的な回路となり、インバータ(1A)とインバータ(1B)の主回路構成、主回路定数、直流電圧、PWM制御方法などが異なっても、共振現象を

起こさずに安定に並列運動を行うことができる。

なお、上記各実施例において、電圧波形が歪んでいる商用電源とインバータを並列運転する場合でも、上述の電圧検出手段例えば並列運転補助用インバータ等を用いることによって、共振現象を起こさずに安定に運転することができる。

〔発明の効果〕

以上のように、この発明によれば、複数のインバータが共通の負荷母線に対し並列運転し、負荷電力を分担して供給する変換器システムにおいて、上記インバータ間に流れる高調波横流電流を検出し、この電流に応じた電圧を発生させる電圧発生手段を設け、この電圧発生手段で発生した電圧を上記並列運転インバータ間または並列運転インバータに設けられたコンデンサに供給するようにしたので、高調波横流電流を抑制し、安定に並列運転を行えるという効果を奏する。

4. 図面の簡単な説明

第1図はこの発明の一実施例を示す回路構成図、

第2図はこの発明の他の実施例を示す回路構成図、

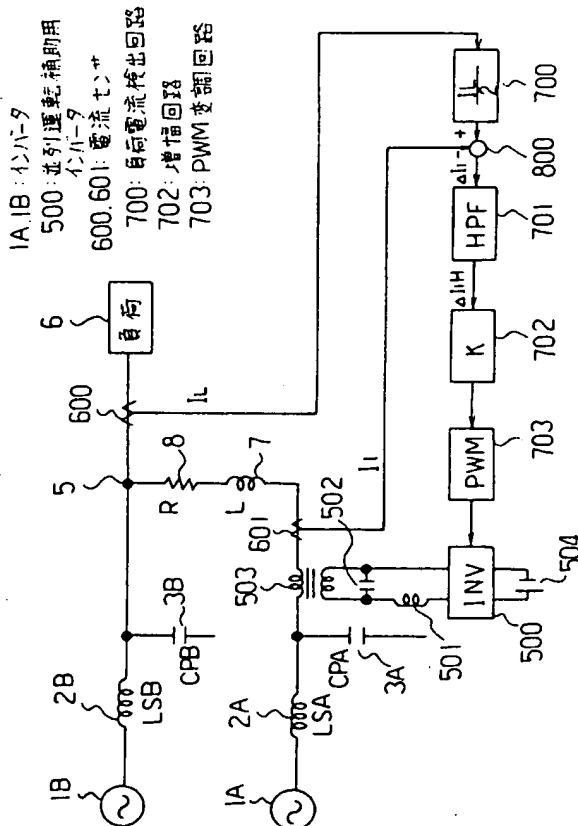
第3図は従来のインバータ装置を示すブロック図、第4図はインバータの並列運転における共振現象を説明するための回路図、第5図はインバータの並列運転における共振現象の伝達関数を説明するための回路図である。

図において、(1A)、(1B)はインバータ、(2A)、(2B)、(501)はリアクトル、(3A)、(3B)、(502)はコンデンサ、(5)は負荷母線、(8)は負荷、(500)は並列運転補助用インバータ、(503)は変圧器、(504)は直流電源、(800)、(601)は電流センサ、(700)は負荷電流検出回路、(701)は高域通過フィルタ、(702)は増幅回路、(703)はPWM変調回路、(800)は減算器である。

なお、図中同一符号は、同一または相当部分を示す。

代理人 曾 我 道 照

第1図



第2図

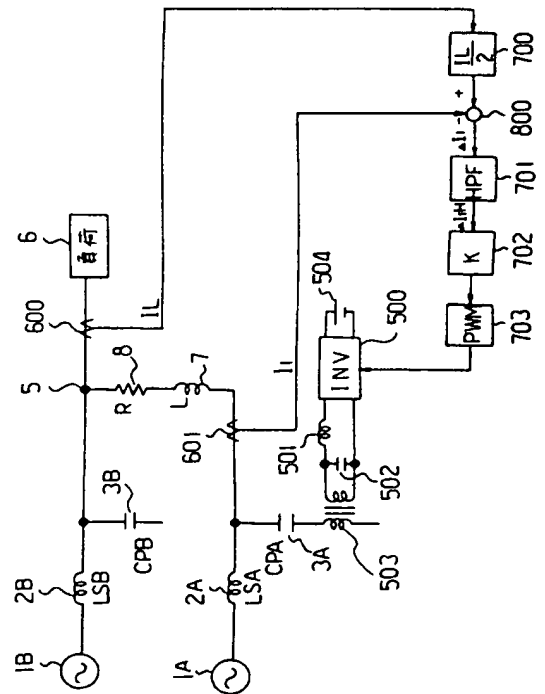
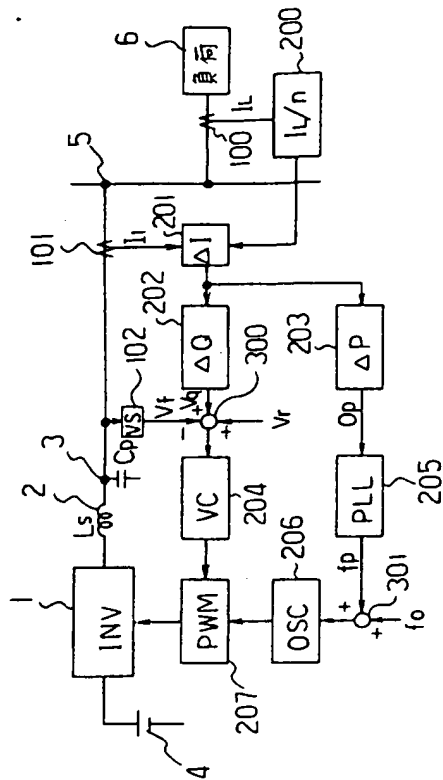
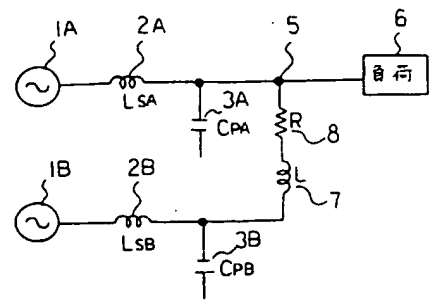


圖 3 第 3 圖



第 4 回



第 5 図

